

## IMPLEMENTASI PERFECT RECONSTRUCTION FILTER BANK UNTUK STRUKTUR MULTIRATE DENGAN FILTER FIR DIRECT FORM PADA FPGA

Ahmad Zaini, Wirawan, Totok Mujiono

Teknik Elektro-FTI -ITS; Teknik Elektro-FTI-ITS; Teknik Elektro-FTI-ITS

E-mail: zaini@elect-eng.its.ac.id, wirawan@ee.its.ac.id, totok\_m@ee.its.ac.id

### ABSTRAK

Perfect reconstruction filter bank (PRFB) adalah bagian dari struktur multirate yang dapat mereduksi sinyal aliasing dari filter decimator. PRFB dapat menyajikan hasil rekonstruksi sinyal digital lebih baik yaitu mendekati 0%. Perfect reconstruction filter bank struktur dyadic dua kanal adalah struktur sederhana dari PRFB untuk struktur multirate. Pada penelitian ini fokus penelitian yang dilakukan adalah simulasi PRFB untuk struktur multirate dengan filter FIR direct form yang diimplementasikan pada FPGA (Field Programmable Gate Array). FPGA sebagai perangkat yang memiliki sumberdaya logic gate terprogram, memungkinkan untuk implementasi perancangan PRFB untuk struktur multirate, karena sekarang sumberdaya yang disediakan FPGA semakin banyak seiring dengan perkembangan teknologi perancangan IC. Adapun data pengujian yang diujikan adalah data citra 2D grayscale. Hasil yang diperoleh adalah error rekonstruksi nilai pixel citra grayscale 2D yang berkisar antara 0,2% hingga 0,6%.

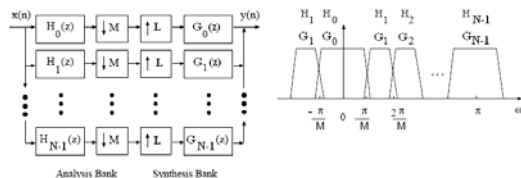
**Kata Kunci:** Multirate, Perfect Reconstruction, Filter Bank, FIR, FPGA, Direct form

### 1. PENDAHULUAN

Pengolahan sinyal multirate adalah pengolahan signal pada N subband/kanal dengan konversi rate pada tiap kanalnya. Secara umum operasi konversi rate pada pengolahan sinyal multirate melibatkan :

- Decimation (pengurangan sampling rate) dengan koefisien M bilangan bulat.
- Interpolation (penambahan sampling rate) dengan koefisien L bilangan bulat.

Pada aplikasi multimedia, implementasinya dilakukan dengan men-dekomposisikan sinyal asli pada N subband/kanal. Subband tersebut terdiri dari subband pertama  $H_0$  dengan resolusi terendah, subband kedua  $H_1$  ketika dijumlahkan dengan subband pertama akan menghasilkan aproksimasi sinyal asli yang lebih baik, subband ketiga  $H_2$  ketika dijumlahkan dengan dua subband sebelumnya akan menghasilkan aproksimasi sinyal asli lebih baik dari aproksimasi sebelumnya dan begitu seterusnya sehingga didapatkan aproksimasi sinyal asli terbaik yang sama dengan sinyal asal (Jahromi,2007). Sebagaimana ditunjukkan pada gambar 1.



Gambar 1. N-Channel Filter Bank[1]

Perfect Reconstruction Filter Bank (PRFB) adalah multirate filter bank yang menghasilkan sinyal dekomposisi dengan error  $\approx 0$ . Keluaran  $y(n)$  PRFB merupakan salinan dari masukan yang tertunda (Nguyen,1995).

Pada umumnya implementasi yang dilakukan pada aplikasi digital filter adalah general purpose digital signal processing chips untuk pemrosesan sinyal audio atau chip-chip filter digital dengan fungsi spesifik dan Application Specific Integrated Circuits (ASICs). Pada penelitian ini diimplementasikan Perfect Reconstruction Filter Bank untuk struktur multirate pada FPGA. FPGA terdiri banyak Configurable Logic Block (CLB) memungkinkan untuk bisa digunakan pada berbagai aplikasi menggantikan ASICs yang relative mahal dan chips DSP yang memiliki sampling rate relative rendah. Selain itu fleksibilitas dari FPGA memungkinkan untuk digunakan untuk aplikasi pemrosesan digital lainnya. FPGA yang digunakan adalah spartan 3e x3c500s dengan frekuensi 50Mhz.

### 2. PEMBAHASAN

#### 2.1 Perfect Reconstruction Filter Bank Dua Kanal (Nguyen,1995)

Maximally decimated filter bank dua kanal  $H_0(z)$ (analyze filter kanal 0) dan  $H_1(z)$ (analyze filter kanal 1) dengan panjang  $Z_0$  dan  $Z_1$ , memiliki formulasi masukan dan keluarannya sebagai berikut:

$$\hat{X}(z) = T_0(z)X(z) + T_1(z)X(-z) \quad (1)$$

Dimana

$$T_0(z) = \frac{1}{2}(G_0(z)H_0(z) + G_1(z)G_1(z)) \quad \text{dan}$$

$$T_1(z) = \frac{1}{2}(G_0(z)H_0(-z) + G_1(z)H_1(-z))$$

Fungsi transfer  $T_0(z)$  dan  $T_1(z)$  adalah transfer function distorsi dan aliasing system. Tujuan perancangan Perfect Reconstruction Filter Bank adalah untuk mendapatkan  $h_k(z)$  dan  $g_k(z)$  sehingga sinyal masukan merupakan salinan dari sinyal keluaran

yang tertunda. Dengan kata lain filter tersebut memenuhi formulasi berikut:

$$G_0(z)H_0(z) + G_1(z)H_1(z) = z^{-n_0}$$

$$G_0(z)H_0(-z) + G_1(z)H_1(-z) = 0 \quad (2)$$

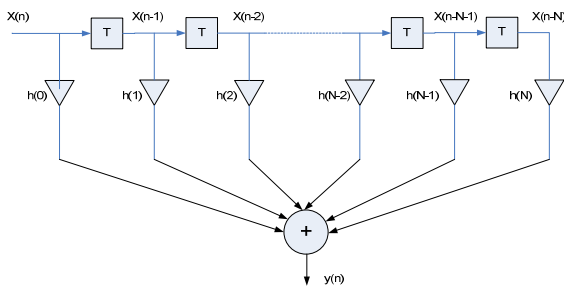
Persamaan kedua (kondisi tanpa aliasing) menunjukkan bahwa  $G_0(z) = H_1(-z)$ ,  $G_1(z) = -H_0(-z)$ . Yang perlu diverifikasi bahwa  $n_0$  harus bilangan bulat ganjil dan hasil Polynomial  $P(z) = G_0(z)H_0(z)$  adalah filter *halfband* dari  $N_0 + N_1 - 1$  panjangnya. Dengan asumsi  $P(z)$  adalah filter halfband fasa linear, maka  $N_0 + N_1 = 4\ell$ ,  $\ell$  adalah bilangan bulat positif. Filter dengan panjang sebagaimana tersebut berlaku untuk semua filter bank PR FIR dua kanal (dyadic), dimana  $P(z)$  adalah fungsi fasa linear.

### 2.2 Struktur FIR Direct Form

Struktur *Direct form* atau struktur transversal adalah struktur dasar dari FIR. Adapun struktur *direct form* ditunjukkan pada gambar 2 dengan orde N dirumuskan seperti berikut (proakis, 1996):

$$y(n) = \sum_{k=0}^{N-1} h(k)x(n-k) \quad (3)$$

Jumlah komponen multiplier dan adder adalah N-1. Struktur ini sesuai untuk implementasi prosessor pada komputasi *Sum of Product* (SOP).

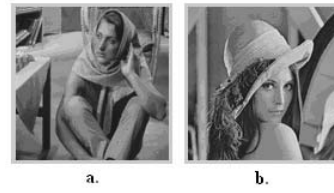


Gambar 2. Struktur FIR direct Form

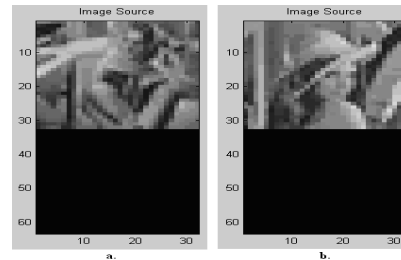
### 2.3 Spesifikasi Data Masukan

Data image yang digunakan untuk pengujian sistem adalah data image 2D grayscale 32 x 32 pixel ditunjukkan gambar 3. Data image tersebut ditambahkan nilai nol pada 32x32 baris matrixnya sebagaimana ditunjukkan gambar 4 yang selanjutnya sebagai nilai default sehingga total ukuran matrix buffer register yang diperlukan untuk data masukan adalah 64x32.

Penambahan nilai nol ini perlu dilakukan untuk memastikan nilai yang masuk pada filter setelah data image 32x32 matrik pertama. Hal ini dilakukan untuk menghindari data 'Z' (*high impedance*) maupun 'X' (*unknown*) sehingga akan berpengaruh pada hasil perhitungan filter, karena nilai tersebut merupakan nilai yang tidak diketahui nilai pastinya.



Gambar 3. Image 2d Grayscale a) Barbara.png  
b) Lena.png



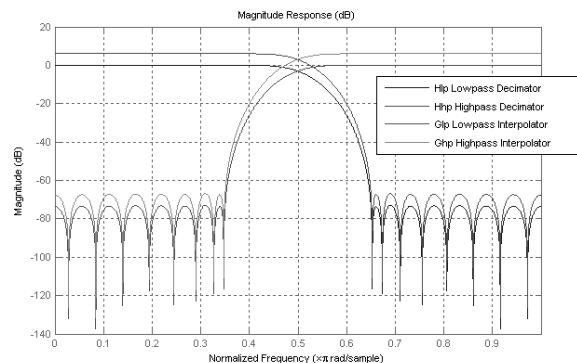
Gambar 4. Image 2D grayscale 32x32 pixel dengan tambahan data bernilai 0 pada 32x32 matrix selanjutnya a) barbara32.png b) lena32.png

### 2.4 Spesifikasi Filter Bank

Adapun spesifikasi filter adalah:

- Filter analisa low pass dan high pass orde 32
- Filter synthesis low pass dan high pass orde 32
- Passband edge 0,35 pada range 0 – 0,5.
- Downsampling  $M = 2$ .
- Upsampling  $L = 2$ .
- Data port keluaran delapan bit.

Untuk mendapatkan koefisien filter FIR lowpass dan highpass baik filter bank analisis maupun filter bank synthesis diperoleh dengan menentukan nilai  $H_0$ , sedangkan  $H_1(z) = z^{-N} H_0(-z^{-1})$ ,  $G_0(z) = 2z^{-N} H_1(-z)$  dan  $G_1(z) = -2z^{-N} H_0(-z)$ , sehingga didapat koefisien filter seperti pada tabel 1 dan 2. Adapun respon magnitude koefisien tersebut ditunjukkan gambar 5.



Gambar 5. Respon Magnitude Koefisien filter FIR Analisis dan Synthesis

Tabel 1. Koefisien Filter analisis Lowpass dan Higpass (H0 dan H1)

| No. | H0      | No. | H1      |
|-----|---------|-----|---------|
| 1   | 0.0277  | 1   | 0       |
| 2   | 0.1505  | 2   | 0.0001  |
| 3   | 0.3597  | 3   | 0.0002  |
| 4   | 0.4496  | 4   | -0.0001 |
| 5   | 0.2259  | 5   | -0.0008 |
| 6   | -0.1246 | 6   | -0.0003 |
| 7   | -0.1959 | 7   | 0.0019  |
| 8   | 0.0276  | 8   | 0.0017  |
| 9   | 0.1413  | 9   | -0.0033 |
| 10  | -0.0019 | 10  | -0.0047 |
| 11  | -0.1006 | 11  | 0.0049  |
| 12  | -0.0017 | 12  | 0.0103  |
| 13  | 0.0711  | 13  | -0.0059 |
| 14  | -0.0009 | 14  | -0.0192 |
| 15  | -0.0488 | 15  | 0.0058  |
| 16  | 0.004   | 16  | 0.0318  |
| 17  | 0.0318  | 17  | -0.004  |
| 18  | -0.0058 | 18  | -0.0488 |
| 19  | -0.0192 | 19  | 0.0009  |
| 20  | 0.0059  | 20  | 0.0711  |
| 21  | 0.0103  | 21  | 0.0017  |
| 22  | -0.0049 | 22  | -0.1006 |
| 23  | -0.0047 | 23  | 0.0019  |
| 24  | 0.0033  | 24  | 0.1413  |
| 25  | 0.0017  | 25  | -0.0276 |
| 26  | -0.0019 | 26  | -0.1959 |
| 27  | -0.0003 | 27  | 0.1246  |
| 28  | 0.0008  | 28  | 0.2259  |
| 29  | -0.0001 | 29  | -0.4496 |
| 30  | -0.0002 | 30  | 0.3597  |
| 31  | 0.0001  | 31  | -0.1505 |
| 32  | -0      | 32  | 0.0277  |

### 2.5 Struktur Direct Form FIR

Pada struktur direct form FIR komponen delay sebanyak N merupakan struktur pipeline yang akan menggeser data masukan pada setiap satu period. Pada setiap periodenya data masukan dikalikan dengan koefisien filter dan dijumlahkan dengan hasil perkalian pipeline sebelumnya. Hubungan tersebut diformulasikan seperti formulasi berikut (proakis, 1996):

$$y(n) = h_0x(n) + h_1x(n-1) + \dots + h_{N-1}x(n-M+1) \quad (3)$$

$$y(n) = \sum_{k=0}^{M-1} h_k x(n-k)$$

Formulasi tersebut bila digambarkan merupakan struktur *direct form* sebagaimana pada gambar 6.

Pada implementasi filter FIR struktur direct form, filter dibangun dengan susunan pipeline register, koefisien mulplier dan adder pada tiap-tiap node.

Adapun entity komponen filter terdiri dari beberapa entity seperti pada Tabel 3.

Sinyal clock (clk) merupakan sinyal frekuensi sistem, adapun frekuensi sistem spartan 3e x3c500s

adalah 50 MHz sehingga dengan demikian clock sistem adalah 20 ns.

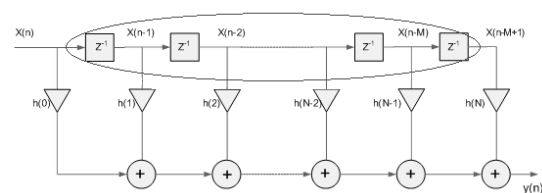
Susunan register  $z^{-1}$  merupakan register pipeline seperti gambar 6 yang menggeser data masukan pada setiap periode clocknya.

Tabel 2. Koefisien Filter Synthesis Lowpass dan Higpass (G0 dan G1)

| No. | G0      | No. | G1      |
|-----|---------|-----|---------|
| 1   | -0.0001 | 1   | 0.0555  |
| 2   | 0.0003  | 2   | -0.301  |
| 3   | -0.0005 | 3   | 0.7194  |
| 4   | -0.0002 | 4   | -0.8992 |
| 5   | 0.0016  | 5   | 0.4519  |
| 6   | -0.0006 | 6   | 0.2492  |
| 7   | -0.0037 | 7   | -0.3917 |
| 8   | 0.0033  | 8   | -0.0551 |
| 9   | 0.0067  | 9   | 0.2826  |
| 10  | -0.0095 | 10  | 0.0037  |
| 11  | -0.0098 | 11  | -0.2013 |
| 12  | 0.0207  | 12  | 0.0034  |
| 13  | 0.0119  | 13  | 0.1421  |
| 14  | -0.0383 | 14  | 0.0018  |
| 15  | -0.0116 | 15  | -0.0976 |
| 16  | 0.0636  | 16  | -0.0081 |
| 17  | 0.0081  | 17  | 0.0636  |
| 18  | -0.0976 | 18  | 0.0116  |
| 19  | -0.0018 | 19  | -0.0383 |
| 20  | 0.1421  | 20  | -0.0119 |
| 21  | -0.0034 | 21  | 0.0207  |
| 22  | -0.2013 | 22  | 0.0098  |
| 23  | -0.0037 | 23  | -0.0095 |
| 24  | 0.2826  | 24  | -0.0067 |
| 25  | 0.0551  | 25  | 0.0033  |
| 26  | -0.3917 | 26  | 0.0037  |
| 27  | -0.2492 | 27  | -0.0006 |
| 28  | 0.4519  | 28  | -0.0016 |
| 29  | 0.8992  | 29  | -0.0002 |
| 30  | 0.7194  | 30  | 0.0005  |
| 31  | 0.301   | 31  | 0.0003  |
| 32  | 0.0555  | 32  | 0.0001  |

Tabel 3. Entity filter FIR

| Nama port  | Mode | Type data |
|------------|------|-----------|
| Clk        | In   | Std_logic |
| Clk_enable | In   | Std_logic |
| Reset      | In   | Std_logic |
| Filter_in  | In   | Real      |
| Filter_out | Out  | Real      |



Gambar 6. Struktur Pipeline Filter FIR Direct form (lars,1999)

Pipeline register dikodekan sebagai array memory yang merupakan suatu signal yang akan meneruskan nilai yang tersimpan ke proses selanjutnya sebagaimana pada gambar 7.

```

TYPE delay_pipeline_type IS ARRAY (NATURAL range <>) OF real;
SIGNAL delay_pipeline : delay_pipeline_type(0 TO 31) := (0.0,
0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0,
0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0,
0.0, 0.0, 0.0, 0.0, 0.0, 0.0, 0.0); -- double
    
```

Gambar 7. Kode pipeline  $Z^{-1}$

Adapun koefisien filter didefinisikan sebagai koefisien global dari arsitektur RTL filter. Setiap koefisien  $h(n)$  didefinisikan nilainya satu persatu pada setiap konstanta seperti gambar 8.

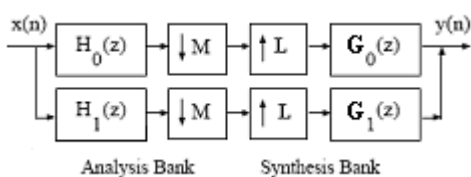
```

CONSTANT coeff1      : real := 0.0277; -- double
      :
      :
CONSTANT coeff32     : real := -0.0; -- double
    
```

Gambar 8. Definisi koefisien filter

## 2.6 Desain Arsitektur PRFB Dyadic struktur multirate

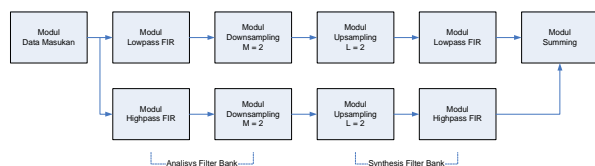
Dari kedua struktur filter diatas akan dibangun PRFB dyadic struktur multirate. Adapun arsitektur PRFB yang dibuat ditunjukkan sebagaimana pada gambar 9.



Gambar 9. Rancangan Struktur PRFB multirate dua kanal (Vaidyanathan,1990)

Dimana  $H_0$  adalah lowpass FIR dan  $H_1$  adalah highpass FIR filter bank analisis. Dengan koefisien bulat downsampling  $M = 2$  dan koefisien Upsampling  $L = 2$ . Adapun  $G_0$  adalah lowpass FIR dan  $G_1$  adalah highpass FIR filter bank synthesis. Koefisien  $H_0, H_1, G_0$  dan  $G_1$ , diperoleh dari desain koefisien filter analisis dan synthesis.

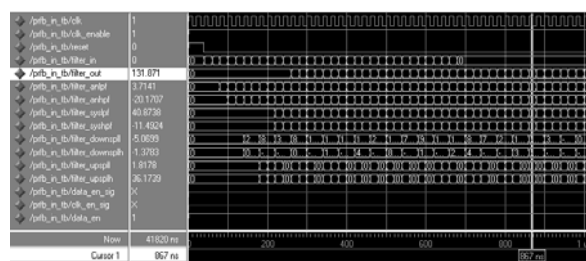
Dari uji setiap modul filter dengan sinyal impuls, selanjutnya semua modul digabungkan dalam satu sistem PRFB. Semua modul yang sudah diujikan digabung dalam satu filter PRFB yaitu modul PRFB seperti gambar 10.



Gambar 10. Modul PRFB Terintegrasi

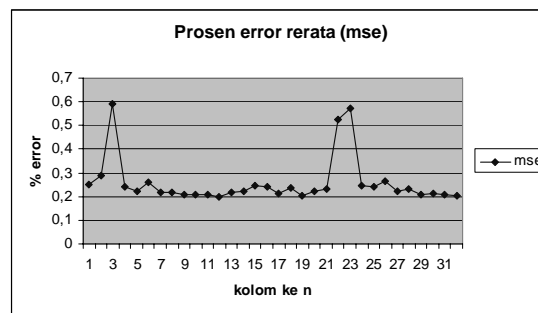
Data masukan yang berupa data gambar 2D grayscale resolusi 32x32 ditransfer ke modul filter FIR lowpass dan highpass analisis. Selanjutnya data

keluaran kedua filter rate samplingnya diturunkan oleh modul downsampling dengan koefisien decimator  $M=2$  sehingga data keluaran tinggal separuh dari data masukan. Data keluaran modul downsampling data sampling ratenya dinaikkan kembali oleh modul upsampling dengan koefisien interpolator  $L=2$ , dimana diantara data  $n$  dan  $n+1$  diberi nilai nol, sehingga jumlah data keluaran sama dengan dua kali data masukan. Data keluaran modul upsampling difilter kembali dengan filter FIR lowpass dan highpass synthesis. Data keluaran kedua filter dijumlahkan sehingga dihasilkan data rekonstruksinya. Adapun hasil proses simulasi PRFB dengan file testbench PRFB ditunjukkan gambar 11.



Gambar 11. uji sistem PRFB

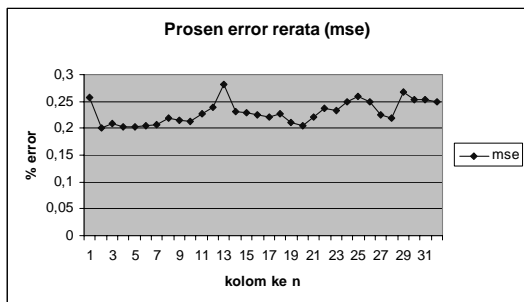
Dari uji filter PRFB secara keseluruhan dengan masukan data image Barbara32.png gambar 2a, tampak pada gambar waveform 11 dan gambar 14 bahwa data keluaran hasil rekonstruksi bergeser sebanyak 32 pulsa clocknya.



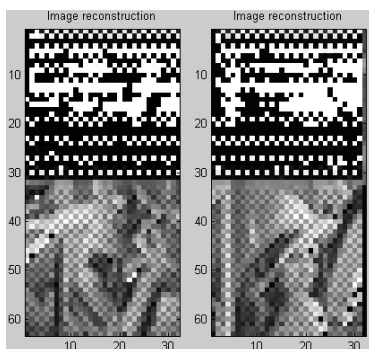
Gambar 12. Prosen error rerata hasil rekonstruksi data image barbara32.png

Gambar 12 dan 13 adalah prosen error rerata perkolom data rekonstruksi terhadap data masukan. Pada pengujian ini dilakukan dengan membuat file testbench sebagai *pattern generator* yang mengirimkan data masukan berupa nilai tiap pixel perkolom dan perbaris dari matrix 64x32 data image masukannya.

Gambar 11 dan 12 adalah data hasil rekonstruksi struktur PRFB dengan struktur filter FIR *direct form* dengan pattern data masukan image barbara32.png dan lena32.png. Dari prosentase yang dihasilkan berkisar 0,2% hingga 0,6% menunjukkan bahwa data rekonstruksinya cukup baik karena masih pada range 0%-1% sehingga struktur ini bisa diimplementasikan.



Gambar 13. Prosen error rerata hasil rekonstruksi data image lena32.png



Gambar 14. Hasil image rekonstruksi Barbara32.png dan lena32.png dari simulasi kode vhdl.

Dari pengujian yang dilakukan, error rekonstruksi yang terjadi seperti gambar 14. Cacat rekonstruksi karena pemotongan bit banyak terjadi pada data hasil pergeseran baris pertama hingga baris ke-31. Dengan demikian error yang terjadi pada data rekonstruksi masih cukup baik.

### 2.7 Konsumsi Resource

Dari hasil proses synthesa rancangan PRFB, dihasilkan estimasi konsumsi resource FPGA yang digunakan rancangan yang dibuat. Tabel 4. dipaparkan bahwa PRFB dengan filter FIR struktur *direct form* banyak memanfaatkan komponen fix multiplikasi 18x18 bahkan melebihi resource yang disediakan yaitu hingga 120%. Dengan demikian perangkat Spartan 3e xc3s500e tidak bisa digunakan untuk implementasi PRFB struktur multirate dengan filter FIR *direct form*,

Tabel 4. Konsumsi Resource PRFB dengan FIR *direct form*

| <i>Device Utilization Summary (estimated values)</i> |      |           |             |
|--|------|-----------|-------------|
| Logic Utilization                                    | Used | Available | Utilization |
| Number of Slices                                     | 3691 | 4656      | 79%         |
| Number of Slice Flip Flops                           | 2269 | 9312      | 24%         |
| Number of 4 input LUTs                               | 6144 | 9312      | 65%         |
| Number of bonded IOBs                                | 12   | 190       | 6%          |
| Number of MULT18X18SIOs                              | 24   | 20        | 120%        |
| Number of GCLKs                                      | 1    | 24        | 4%          |

### 3. KESIMPULAN

Pada penelitian ini telah disimulasikan PRFB untuk struktur multirate dengan filter FIR *direct form*. Struktur *direct form* filter FIR ketika digunakan pada perancangan PRFB untuk struktur multirate dapat menghasilkan keluaran rekonstruksi yang cukup baik hal ini terbukti dari *error* keluaran data rekonstruksinya yang rata-rata mendekati 0% berkisar antara 0,2% hingga 0,6% ( $0\% < mse < 1\%$ ). Tetapi kurang optimal ketika diimplementasikan pada FPGA karena *resource* yang dikonsumsi sangat besar, pada synthesa implementasi Spartan 3e xc3s500e resource yang digunakan mencapai 120%. Dengan demikian struktur ini kemungkinan akan dapat diimplementasikan pada FPGA yang memiliki *resource* lebih besar dari xc3s500e misalnya xc3s1500e, yang memiliki resource hingga 1306 slice dan 3 BRAM. (Evatronic 2009)

### PUSTAKA

- Omid, S. Jahromi, *Multirate Statistical Signal Processing*, Springer, Netherland, 2007.
- Truong Q. Nguyen, *A Tutorial on Filter Bank and Wavelets*, International conference on Digital Signal Processing, Cypress, Mei 1995.
- John Proakis, G. dan Dimitris Manolakis, G., *Digital Signal Processing. Principles, Algorithms and Applications*, Third Edition, Prentice Hall International INC, USA, 1996.
- Wanhammar Lars, *DSP Integrated Circuits*, academic press, London, 1999.
- Vaidyanathan, P.P., *Multirate Digital Filter, Filter Banks, Polyphase Networks and Applications : a Tutorial*, Proceeding of the IEEE, vol. 78, No. 1, Januari 1990.
- Evatronic. *HDLC Protocol Controller*. Gliwice, Poland, April 16, 2009.