

RANCANG BANGUN MODULATOR DIGITAL BPSK BERBASIS CPLD MAX7000S

Anton Yudhana, Tole Sutikno, Muhammad Aris Fajar Ilmawan

Program Studi Teknik Elektro, Fakultas Teknologi Industri, Universitas Ahmad Dahlan
Kampus III Jln. Prof.Dr.Soepomo, Janturan, Yogyakarta 55164
e-mail: eyudhana@yahoo.com, toles@yahoo.com, aris_fajar_ilmawan@yahoo.com

ABSTRAKSI

Permasalahan dalam merancang hardware modulator digital BPSK sangat rumit ketika dihadapkan pada data input yang mempunyai banyak bit, sehingga perlu dikembangkan modulator digital menggunakan metode lain. Modulator Digital BPSK Berbasis CPLD MAX7000S menjadi salah satu pilihan karena CPLD memuat ribuan gerbang logika yang dapat diprogram untuk membentuk suatu logika. Tujuan dari penelitian ini adalah merancang dan membuat modulator digital BPSK berbasis CPLD.

Metode penelitian dilakukan dengan suatu perancangan software dan hardware modulator BPSK. Tahap perancangan rangkaian logika dengan perangkat lunak MAX+Plus II Baseline meliputi: perancangan rangkaian untuk menghasilkan frekuensi pembawa 20 KHz dan frekuensi informasi 5 KHz, perancangan rangkaian memori sinusoida, perancangan multiplexer 8 ke 1 untuk data input, dan perancangan multiplexer 2 ke 1 untuk memilih memori sinusoida. Perancangan hardware meliputi: perancangan saklar input, perancangan DAC, dan perancangan BPF. Proses berikutnya menguji setiap bagian dengan mengkompilasi dan mensimulasikan rangkaian logika yang digambar pada perangkat lunak. Hasil simulasi output modulator digital BPSK ditampilkan dengan Microsoft Office Excel.

Hasil penelitian menunjukkan bahwa rangkaian modulator digital BPSK yang dirancang telah dapat di-compile dan secara simulasi dengan perangkat lunak MAX+Plus II Baseline telah menunjukkan hasil sesuai yang diharapkan. Fase output dari modulator digital BPSK berubah jika data yang dikirimkan berbeda logika. Hal ini menunjukkan bahwa hasil perancangan sesuai dengan teori modulasi BPSK.

Kata kunci: Modulator digital, BPSK, CPLD.

1. PENDAHULUAN

Kegiatan manusia sehari-hari tidak terlepas dari proses komunikasi. Perkembangan teknologi telekomunikasi memungkinkan terciptanya beraneka ragam perangkat telekomunikasi. Dewasa ini perangkat telekomunikasi sudah menawarkan suatu kecepatan dan kapasitas, yaitu kecepatan yang tinggi dan kapasitas data yang besar. Infrastruktur telekomunikasi yang dibangun harus menjanjikan kompatibilitas yang tinggi dengan suatu sistem komunikasi yang lain. Di sinilah sistem komunikasi digital menjadi pilihan bagi industri telekomunikasi saat ini. Sistem digital disamping mempunyai kompatibilitas yang tinggi dalam integrasi dengan sistem lain, juga adanya kemudahan dalam implementasi secara perangkat keras. Oleh karenanya sistem komunikasi digital semakin dikembangkan untuk memperoleh kecepatan yang tinggi dan kapasitas data yang semakin besar. Sistem komunikasi digital juga memiliki kualitas data yang lebih baik, karena dapat dilakukan pengecekan kesalahan dalam transmisi datanya [13].

Oleh karena itu, sistem modulasi digital BPSK menjadi salah satu pilihan dari banyak modulasi digital lainnya. Sistem modulasi digital BPSK dipilih karena banyak diterapkan pada komunikasi satelit karena relatif sederhana dan sangat kokoh terhadap interferensi. Pada penelitian ini akan dirancang modulator digital BPSK berbasis CPLD Altera MAX7000S yang diharapkan dapat

mengatasi masalah sistem komunikasi khususnya pada masalah kecepatan dan kapasitas datanya.

2. MODULASI BPSK

BPSK (*Binary Phase Shift Keying*) merupakan modulasi PSK dengan cara mengubah fase dari frekuensi pembawa sesuai dengan data biner, sehingga sinyal BPSK dapat dinyatakan oleh dua buah sinyal dengan fase yang berbeda. Level bit "1" dinyatakan dengan fase 0^0 dan level bit "0" dinyatakan dengan fase 180^0 . Jadi, pada modulasi BPSK, informasi yang dibawa akan mengubah fase sinyal pembawa seperti pada Gambar 1.

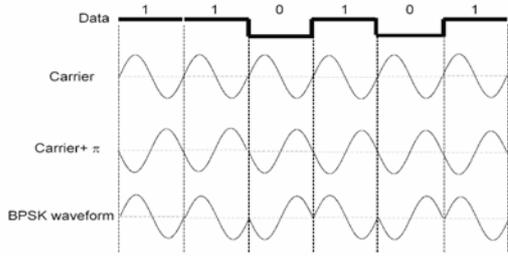
Tabel 1. Tabel kebenaran modulasi BPSK

<i>Binary input</i>	<i>Output phase</i>
Logika 1	0^0
Logika 0	180^0

Nama lain untuk BPSK adalah *phase reversal keying* (PRK) dan *biphase modulation*. BPSK adalah suatu bentuk *suppressed carrier* (*carrier* yang diturunkan levelnya sampai minimum), *square wave* (gelombang kotak) memodulasi suatu sinyal *continuous wave* (gelombang kontinyu) atau CW [12]. Modulasi BPSK lebih sering dipakai pada transmisi digital dibandingkan dengan jenis modulasi lain karena kelebihan-kelebihan sebagai berikut:

- Performansi interferensi lebih baik.
- Jumlah level yang dikodekan lebih banyak.

- c. Sangat kokoh, sering digunakan secara ekstensif pada komunikasi satelit.



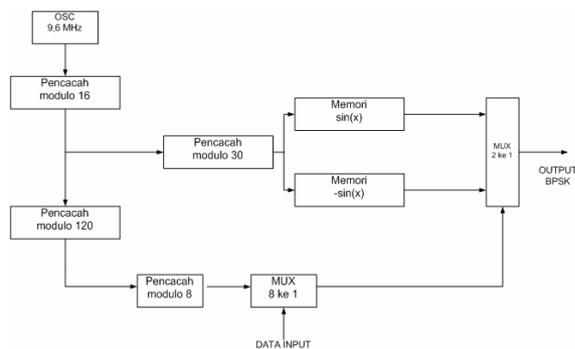
Gambar 1. Bentuk gelombang modulasi BPSK

3. PERANCANGAN SISTEM

Penelitian ini dilakukan dengan merancang modulator digital BPSK menggunakan CPLD MAX7000S. Perancangan dilakukan dengan dua tahap yaitu perancangan perangkat keras dan perancangan perangkat lunak. Masing-masing perangkat dirancang agar terbentuk sebuah sistem yang ideal. Perancangan dilakukan dengan mengacu pada teori yang ada dan *datasheet* dari komponen yang dipakai.

3.1 Perancangan Perangkat Lunak

Perancangan dengan perangkat lunak *MAX+PLUS II 10.2 BASELINE* dilakukan dengan beberapa tahapan yaitu merancang bagian yang paling rumit ke bagian yang mudah. Bagian yang paling rumit adalah perancangan dekoder sinusoida digital. Dekoder sinusoida ini terdiri dari dua bagian yaitu memori untuk $\sin(x)$ dan $-\sin(x)$ yang pada akhirnya merupakan pembangkit sinyal untuk modulasi BPSK. Bagian yang lebih sederhana adalah bagian pencacah sinkron, bagian *shift register*, dan bagian akhir (*multiplexer*).



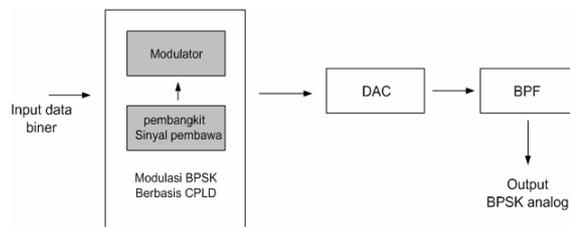
Gambar 2. Blok diagram program

Blok diagram program di atas merupakan bagian yang keseluruhannya dirancang oleh perangkat lunak, kecuali untuk data input dan output BPSK. Output BPSK tersebut merupakan output yang masih dalam bentuk digital dan pada akhirnya perlu diubah menjadi bentuk analog setelah di-*upload* ke CPLD. Berikut ini adalah diagram alir untuk menjelaskan Gambar 2 di atas.



Gambar 3. Diagram alir program

3.2 Perancangan Perangkat Keras



Gambar 4. Blok diagram modulator BPSK berbasis CPLD

Perancangan perangkat keras pada suatu modulator digital BPSK harus diketahui terlebih dahulu berapa frekuensi osilator, berapa jumlah inputnya, dan output seperti apa yang diinginkan. Tahap perancangan perangkat keras dikerjakan setelah tahap perancangan perangkat lunak karena harus dipastikan perangkat lunak harus benar sebelum pada akhirnya di-*upload* ke IC CPLD dan diinterkoneksi dengan rangkaian-rangkaian lainnya.

Gambar 4 di atas menjelaskan bahwa pada dasarnya rangkaian yang terdapat dalam modulator digital tersebut tidak sepenuhnya adalah rangkaian logika digital, akan tetapi juga terdapat rangkaian analog seperti rangkaian DAC, BPF, dan rangkaian untuk memasukkan data input biner. Rangkaian-rangkaian tersebut merupakan rangkaian pendukung, sebab tanpa menggunakan rangkaian-rangkaian

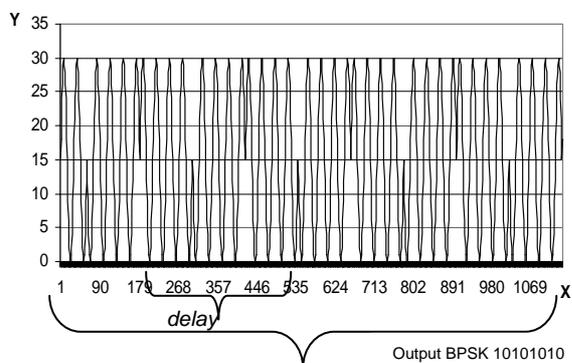
tersebut Modulator Digital BPSK tidak dapat bekerja sesuai yang diharapkan.

4. HASIL DAN PEMBAHASAN

Pengamatan hasil dari rangkaian Modulator Digital BPSK Berbasis CPLD MAX7000S yang dibentuk pada perangkat penggambar *MAX+Plus II* dilakukan dengan cara mengamati hasil simulasi dengan menggunakan perangkat simulator pada *MAX+Plus II Baseline*. Simulasi perangkat lunak dilakukan pada tiap-tiap bagian rangkaian Modulator Digital BPSK Berbasis CPLD.

Berikut ini contoh beberapa pengambilan data dengan berbagai macam variasi input 8 bit dengan menggunakan fasilitas yang ada pada *Microsoft Office Excel* sebagai berikut:

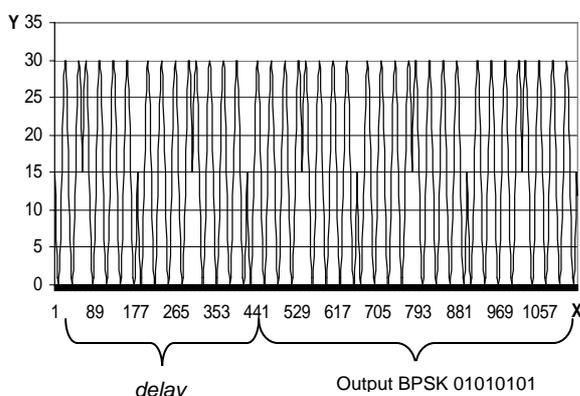
4.1 Modulator dengan data input 10101010



Gambar 5. Output BPSK dengan input 10101010

Dari Gambar 5, data yang terkirim 10101010 dengan LSB berada pada bagian paling kiri. Terjadi *delay* sebanyak 2 bit pertama dengan jumlah gelombang sinus yang tidak sempurna pada awalnya, yaitu berjumlah 2 dari yang seharusnya 4 buah.

4.2 Modulator dengan data input 01010101

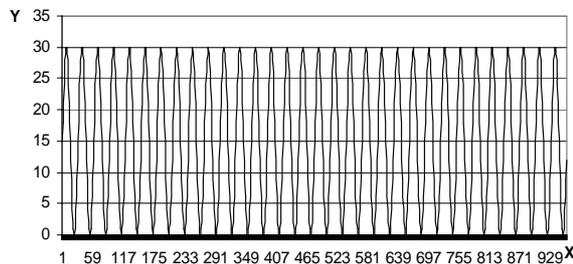


Gambar 6. Output BPSK dengan input 01010101

Dari Gambar 6, data yang terkirim 01010101 dengan LSB berada pada bagian paling kiri. Terjadi

delay sebanyak 2 bit pertama dengan jumlah gelombang sinus yang tidak sempurna pada awalnya, yaitu berjumlah 2 dari yang seharusnya 4 buah.

4.3 Modulator dengan data input 11111111



Gambar 7. Output BPSK dengan data input 11111111

Dari Gambar 7 dapat dianalisis bahwa tidak terjadi *delay*, sehingga data input sama dengan data output seperti yang diharapkan.

5. KESIMPULAN

Berdasarkan hasil dan pembahasan tentang modulator digital BPSK yang dirancang pada penelitian ini, dapat diambil kesimpulan sebagai berikut:

1. Frekuensi pembawa dan frekuensi informasi dirancang menggunakan logika pencacah sinkron.
2. Memori sinusoida yang berbeda fase 180° dirancang dengan menyampling, mengkuantisasi, dan mengkodekan suatu gelombang sinus.
3. Guna mendapatkan data output yang konstan, *clock* yang digunakan sebagai pemicu data input 8 bit adalah dengan pencacah sinkron modulo 8.
4. Modulator digital BPSK berbasis CPLD MAX7000S membutuhkan 160 gerbang logika atau 6,4% dari total gerbang logika yang tersedia.
5. Fase output dari modulator digital BPSK berubah jika data yang dikirimkan berbeda logika.
6. Output dari modulator digital BPSK selain sinyal yang termodulasi juga terdapat *delay* yang selalu mengiringi sinyal yang dikirimkan.

PUSTAKA

- [1] Darmawati, F.B., 2006, *Perancangan Modul Praktikum Modulator Digital BPSK*, Skripsi S-1, Teknik Elektro Fakultas Teknologi Industri Universitas Ahmad Dahlan, Yogyakarta.
- [2] Habibi, M.H., 2005, *Simulasi Sistem Modulasi-Demodulasi M-ary QAM dengan Transmisi Ruang Bebas Terganggu Additive White Gaussian Noise (AWGN)*, Skripsi S-1, Teknik Elektro Fakultas Teknik Universitas Gajah Mada, Yogyakarta.

- [3] Lodewijk, T.S., Gerard, J.M.S., and Johann, L.H., 2005, *BER Estimation for Wireless Links Using BPSK/ QPSK Modulation*, Department of Electrical Engineering, Mathematics & Computer Science, University of Twente, Enschede, Netherlands.
- [4] Millman, J., 1992, *Mikroelektronika*, Penerbit Erlangga, Jakarta.
- [5] Morelos, R., 2005, *Analog and Digital Communications*, Department of Electrical Engineering, San Jose State University, Zaragoza.
- [6] Muchlas, 2005, *Rangkaian Digital*, CV. Gava Media, Yogyakarta.
- [7] Putra, A.E., 2002, *Penapis Aktif Elektronika*, CV. Gava Media, Yogyakarta.
- [8] Reed, R., 2004, *Implementation of a BPSK Transceiver for use with the University of Kansas Agile Radio*, University of Kansas, Kansas.
- [9] Shimoshio, Y., dan Harsono, N., 2000, *Rangkaian dan Sistem Komunikasi*, Politeknik Elektronika Surabaya, Institiut Teknologi Sepuluh November, Surabaya.
- [10] Sutikno, T., dan Noorfatchurrudin, 2005, *Petunjuk Praktikum Perancangan Sistem Elektronis*, Universitas Ahmad Dahlan, Yogyakarta.
- [11] ---, 1998, *MaxPlusII Manual*, Altera Corporation.
- [12] <http://www.newserver.eepis-its.edu>, Did_Mod_4.
- [13] <http://www.onno.vlsm.org>, *Teknologi Komunikasi Digital Masa Mendatang*.