

## IMPLEMENTASI FPGA PADA SPREADING – DESPREADING MENGUNAKAN CODE PN MAX-LENGTH DAN GOLD

Anang Budikarso<sup>1)</sup>, Yoedy Moegiarto<sup>2)</sup>

Dosen Jurusan Teknik Telekomunikasi  
Politeknik Elektronika Negeri Surabaya  
Institut Teknologi Sepuluh Nopember  
Kampus ITS Keputih Sukolilo Surabaya 60111  
Telp. 031-5947280 Fax : 031-5946114  
e-mail : [anang\\_bk@eeepis-its.edu](mailto:anang_bk@eeepis-its.edu), [anang\\_bk@yahoo.com](mailto:anang_bk@yahoo.com)

### ABSTRAKSI

*Spreading dan Despreading adalah bagian penting dari system komunikasi CDMA. Spreading adalah proses dimana data informasi mengalami proses X-NOR-ing dengan suatu kode Pseudonoise yang menghasilkan sebuah data baru yang memiliki bandwidth lebih lebar dari data informasi awal. Sedangkan proses Despreading adalah proses dimana data hasil proses Spreading tadi mengalami proses X-NOR-ing ulang dengan kode Pseudonoise yang identik dengan kode Pseudonoise yang ada pada sisi Spreading.*

*Untuk melakukan implementasi terhadap proses Spreading dan Despreading termasuk pembangkitan kode Pseudonoise di dalamnya maka dalam pengerjaan penelitian ini akan dilakukan melalui suatu programmable device yaitu FPGA (Field Programmable Gate Array).*

**Kata kunci:** Spreading-Despreading, kode Max-Length dan Gold, FPGA.

### 1. LATAR BELAKANG

Pada era informasi sekarang ini, masyarakat dunia membutuhkan sebuah teknologi sistem komunikasi yang memiliki beberapa kehandalan diantaranya adalah kebal terhadap interferensi, memiliki tingkat keamanan data yang tinggi, bisa bekerja pada S/N yang rendah, dan memiliki kemampuan untuk digunakan secara multiple acces.

Atas dasar alasan inilah para ilmuwan mengembangkan sebuah sistem teknologi komunikasi yang saat ini banyak dikenal orang sebagai teknologi Spread Spektrum. Prinsip kerja dari sistem ini adalah dengan memadukan (meng-EXNOR-kan) antara dua buah data yaitu data informasi yang akan kita kirimkan dengan sebuah data atau kode yang berbentuk random atau yang lebih dikenal dengan nama Pseudo Noise Code (PN-Code) yang merupakan hasil dari pembangkitan pada Pseudo Noise Generator (PN-Generator).

Teknologi Spread Spektrum ini sendiri memiliki 2 proses penting yang tak terpisahkan antara satu dengan yang lainnya yaitu Proses Spreading dan Despreading.

FPGA (Field Programmable Gate Array) pada penelitian ini adalah sebagai Implementator dari keseluruhan system yang kita buat an software yang digunakan adalah Xilinx Foundation.

### 2. Dasar teori

Penelitian ini ditunjang oleh beberapa teori, antara lain sebagai berikut:

#### 2.1 Spread spectrum

Komunikasi spread spectrum lahir pada pertengahan tahun 1950 dilatarbelakangi oleh

kebutuhan akan sistem komunikasi yang dapat mengatasi masalah interferensi, jaminan kerahasiaan informasi yang dikirim dan beroperasi pada tingkat S/N (signal to noise ratio) yang rendah.

Pada sistem komunikasi spread spectrum dilakukan proses penebaran (*spreading process*) lebar bidang frekuensi bit informasi oleh sebuah deretan sinyal penebar yang dikenal dengan *spreading waveforms* atau PN (*pseudo noise*) code. Lebar bidang PN (*pseudo noise*) code jauh lebih besar dibanding dengan lebar bidang bit atau sinyal informasi yang hendak dikirimkan.

Sistem komunikasi spread spectrum sebagai salah satu sistem komunikasi digital, memiliki beberapa kelebihan dibandingkan sistem komunikasi konvensional yaitu :

- Lebih kebal terhadap jamming
- Mampu menekan interferensi
- Dapat dioperasikan pada level daya yang rendah
- Kemampuan multiple access secara CDMA (Code Division Multiple Access)
- Kerahasiaan lebih terjamin

#### 2.2 Pembangkitan Pseido Noise (PN)

##### 2.2.1. Kode Pseudonoise Max-Length

Berdasarkan namanya, kode Max-Length adalah kode terpanjang yang bisa dibangkitkan oleh kode linier geser geser. Dalam pembangkitan register geser biner, periode deretan maksimum  $L=2^N - 1$  chip dimana N adalah jumlah tahapan register geser. Dimana masing-masing periode

untuk biner “1” adalah  $2^N - 1$  dan biner “0” adalah  $2^{(N-1)} - 1$ .

Jumlah Shift Register	Panjang Kode	Feedback tap
5	31	[5,3]; [5,4,3,2]; [5,4,2,1]
7	127	[7,1]; [7,3]; [7,3,2,1]; [7,4,3,2]; [7,6,3,1]; [7,6,4,2]; [7,6,5,2]
9	511	[9,4]; [9,5,3,2]; [9,6,4,3]; [9,6,5,4,2,1]; [9,7,6,4,3,1]; [9,8,5,4]; [9,8,6,5]; [9,8,7,2]; [9,8,7,6,5,3]

**Tabel 1.** Tabel Feedback tap dari Kode Max-Length

Karakteristik dari deretan maksimal antara lain adalah:

- Dalam satu periode, banyaknya biner “1” selalu berjumlah lebih banyak satu dibanding biner “0”. Sedangkan banyaknya jumlah dari biner “1” pada deretan adalah  $\frac{1}{2} (L + 1)$
- Penjumlahan modulo-2 dari deretan maksimal dan pergeseran fase dari deretan yang sama adalah fase yang lainnya dari deretan maksimal yang sama.
- Jika biner “0” dinyatakan oleh -1 dan “1” dinyatakan oleh +1.
- Memiliki fungsi autokorelasi  $\{C_n\}$  sebagai :

$$R_c(N) = \sum_{n=1}^L C_n C_{n+N}$$

untuk  $0 \leq N \leq L - 1$   
dan idealnya untuk PN-sequence autokorelasi-nya adalah  $R_c(0) = L$  dan  $R_c(N) = 0$  untuk  $1 \leq N \leq L - 1$ . Akan tetapi untuk *m*-sequence autokorelasi idealnya adalah  $R_c(0) = L$  dan  $R_c(N) = -1$  untuk  $1 \leq N \leq L - 1$ .

- Jumlah PN kode yang dibangkitkan tergantung pada harga  $L = 2^N - 1$ . Apabila  $L = 2^n - 1$  adalah bilangan prima maka banyaknya kode maksimal (=M) dapat dihitung dengan persamaan :

$$M = \{\Phi(2^N - 1)\} / N$$

Dimana : *N* adalah banyaknya register dari kode maksimal

Apabila harga  $L = 2^N - 1$  bukan bilangan prima maka cara menghitung M adalah sebagai berikut :

$$M = \{(2^N - 1)(1 - 1/pf1)(1 - 1/pf2)\} / N$$

Dimana : *N* adalah banyaknya register dari kode maksimal

*pf1, pf2, .....* adalah faktor prima dari *L*

Untuk memperoleh nilai korelasi yang baik pada sebuah kode Max-Length terdapat tap-tap khusus yang dapat membuat output kode Pseudonoise memiliki umpan balik yang balik yang bagus. Di bawah ini adalah tabel Feedback tap dari kode Max-Length yang digunakan pada penelitian ini.

### 2.2.2. Kode Pseudonoise Gold

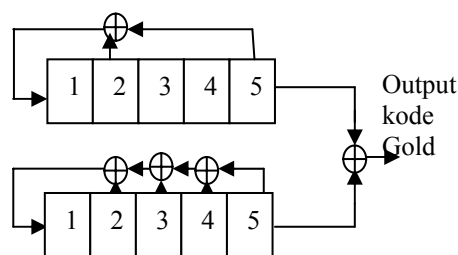
Metode pembangkitan PN sequences dengan periode crosskorelasi yang lebih baik daripada *m*-sequence telah dibuat oleh Gold (1967,1968). Teori Gold membuktikan bahwa pasangan yang cocok dari kode panjang maksimal dengan periode  $L = 2^N - 1$  memiliki tiga nilai fungsi crosskorelasi yaitu  $\{-1, -t(N), t(N)-2\}$  dimana  $t(N) = 2^{(N+1)/2} + 1$  untuk *N* bernilai ganjil dan  $t(N) = 2^{(N+2)/2} + 1$  untuk *N* bernilai genap. Dua deretan panjang maksimal dengan periode *L* dan mempunyai crosskorelasi periodik yang dibatasi harga  $\{-1, -t(N), t(N)-2\}$  dinamakan *deretan preferred*. Dari pasangan deretan preferred ini kita sebut saja  $a = \{a_1, a_2, a_3, \dots\}$  dan  $b = \{b_1, b_2, b_3, \dots\}$  membentuk suatu deretan dengan mengambil penjumlahan modulo-2 dari *a* dengan pergeseran *N* siklik dari *b*. Sehingga, diperoleh *N* deretan periodik yang baru dengan periode  $L = 2^N - 1$ . Jadi dengan memasukkan deretan asal *a* dan *b* maka jumlah totalnya menjadi  $L = 2$  deretan dan deretan  $L + 2$  inilah yang disebut **kode Gold**.

Di bawah ini akan ditunjukkan contoh pembangkitan kode Gold dengan nilai *N*=5 sehingga panjang periode  $L = 2^5 - 1 = 31$ . Selanjutnya berdasarkan teori Peterson dan Weldon pasangan preferred yang dapat terbentuk adalah :

$$g_1(D) = 1 + D^2 + D^5$$

$$g_2(D) = 1 + D^2 + D^3 + D^4 + D^5$$

Bentuk blok diagram dari persamaan diatas adalah seperti gambar di bawah ini :



**GAMBAR 1.** Ilustrasi Kode Gold yang memiliki konfigurasi [5,2]-[5,3,2]

Beberapa keuntungan yang diperoleh dari penggunaan kode ini antara lain adalah :

- Sedikitnya tahap umpan balik yang akan dipakai.
- Kode- kode yang ditambahkan melalui proses penambahan chip per chip dengan clock yang disinkronkan mempunyai panjang periode yang sama, sehingga kedua pembangkitan kode panjang maksimal tersebut dapat menjaga agar fase-nya selalu sama.
- Dengan konfigurasi kode Gold akan dihasilkan konfigurasi yang panjangnya ditambahkan dua deretan dari maksimal dasarnya  $L=2^N-1$ .
- Crosskorelasi dari kode-kode panjang maksimalnya yang rendah dan terbatas.
- Untuk teknologi CDMA yang menginginkan kerja simultan banyak digunakan kode Gold ini unyuk membawa banyak sinyal pada frekuensi pembawa yang sama.

Untuk memperoleh nilai korelasi yang baik pada sebuah kode Gold terdapat tap-tap khusus yang dapat membuat output kode Pseudonoise memiliki umpan balik yang balik yang bagus. Di bawah ini adalah tabel Feedback tap dari kode Gold yang digunakan pada penelitian ini

**Tabel 2.** Tabel Feedback tap dari Kode Gold

Jumlah Shift Register	Panjang Kode	Feedback tap
5	31	[5,3] - [5,4,3,2]
7	127	[7,3] - [7,3,2,1]; [7,3,2,1] - [7,5,4,3,2,1]
9	511	[9,4] - [9,6,4,3]; [9,6,4,3] - [9,8,4,1]

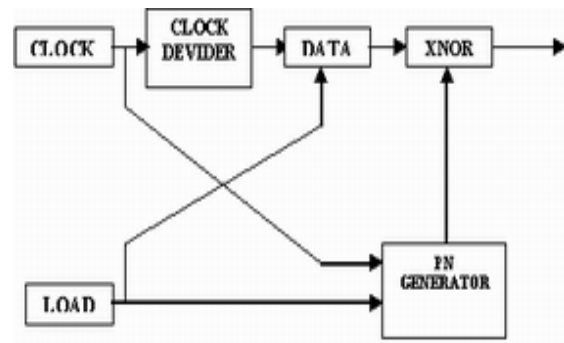
### 2.2.3 FPGA

Penggunaan FPGA pada penelitian ini karena fleksibilitas dari device ini. Flexibel artinya kita bisa menggunakan device ini berdasarkan keinginan kita, tergantung dari program yang dibuat. Semua sistem di-download-kan ke FPGA. Dan proses pengerjaannya melalui software Xilinx Foundation F2.1i

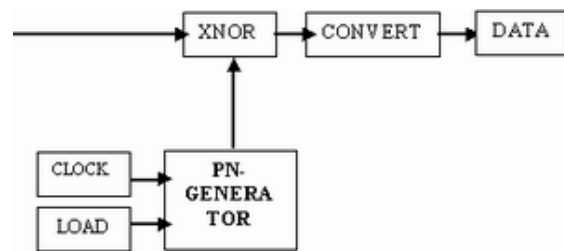
## 3. DESAIN

### 3.1. Blok Diagram

Desain dari sistem yang akan dibuat adalah sebagai berikut:



**GAMBAR 2.** Blok Diagram Proses Spreading



**GAMBAR 3.** Blok Diagram Proses despreading

### 3.2. Prinsip Kerja

Prinsip kerja dari sistem ini adalah Sinyal pulsa yang masuk kedalam sistem ini yang merupakan data informasi yang telah diinisialisasi sebelumnya akan mengalami proses XNOR-ing dengan kode-kode Pseudonoise telah dibangkitkan. Agar dapat dilakukan proses XNOR-ing ini, clock yang dihasilkan harus diolah terlebih dahulu karena frekuensi yang digunakan berbeda. Hal ini yang menyebabkan Pseudonoise Code mendapatkan clock secara langsung dari oscillator, sedangkan clock yang akan masuk ke data informasi harus dibagi terlebih dahulu dengan clock divider. Pembagian clock disesuaikan dengan banyaknya jumlah register dari kode pseudonoise yang mengkodekan 1 bit data informasi atau panjang kode dari Pseudonoise Code tersebut, misal : untuk Pseudonoise Code dengan jumlah 5 register maka pembagi clock-nya adalah  $2^5-1=31$ .

Sedangkan untuk sistem Despreading yang merupakan proses kebalikan dari sistem Spreading, data informasi yang telah diacak pada sistem spreading ( sinyal spread ) bersama dengan kode acak semu tadi dimasukkan ke dalam gerbang logika XNOR untuk mengalami proses XNOR-ing ulang dengan kode Pseudonoise yang sama dengan kode yang digunakan pada sistem Spreading. Sehingga output dari XNOR merupakan sinyal informasi yang sama seperti yang telah diberikan oleh data informasi awal pada sisi Spreading tadi. Kemudian, sinyal informasi ini dimasukkan ke dalam sebuah converter yang merubah informasi yang semula berupa sinyal pulsa '0' dan '1' menjadi '-1' dan '1' untuk menunjukkan bahwa sinyal tersebut merupakan sinyal baseband.

### 3.3. Komponen pendukung

Sistem yang dibuat berupa suatu paket spreading-despreading yang mempunyai konfigurasi sebagai berikut:

Perangkat keras:

1. FPGA DEVELOPMENT Board VI.O XC 4005 XL
2. Rangkaian load (monostabil)
3. Rangkaian max 232
4. Rangkaian power supply

Perangkat lunak:

Perangkat lunak yang digunakan dalam membuat sistem ini adalah Xilinx Foundation.

### 4. PENGUJIAN DAN ANALISA

Tujuan dari pengujian dan analisa adalah untuk melihat proses kerja dari system dalam menspreading dan men-dispreading data informasi.

#### 4.1 Peralatan yang Digunakan

Dalam pengukuran dibutuhkan alat-alat penunjang untuk melihat sinyal-sinyal yang diproses pada system. Alat-alat yang digunakan:

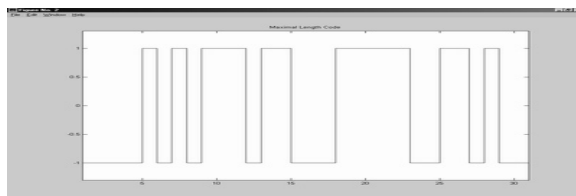
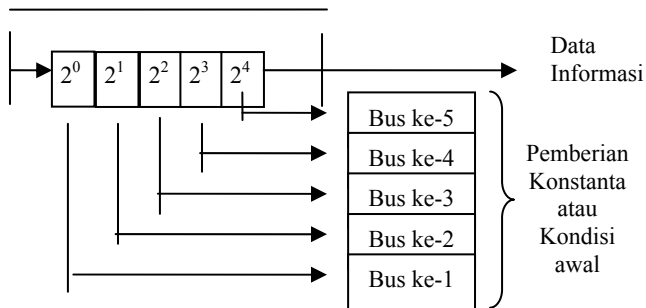
1. FPGA DEVELOPMENT BOARD VI.O XC 4005 XL
2. Logic Analyzer National VP-3621A.
3. Probe Logic Analyzer National VQ 059A22.
4. POWER SUPPLY.
5. MONOSTABLE
6. MAX 232.
7. Kabel secukupnya.

#### Pengujian

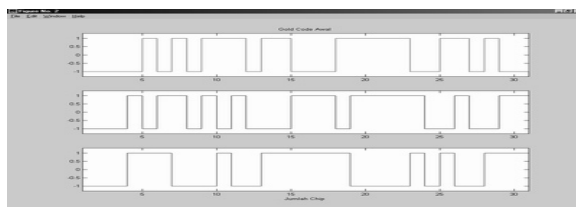
Dalam pengujian ini kita akan mengamati sinyal-sinyal yang terlibat dalam proses spreading-despreading. Sinyal-sinyal tersebut adalah:

1. Sinyal Input

Sinyal input merupakan sinyal informasi yang akan di transmisikan. Sinyal informasi berupa deretan logic digital yang didapatkan dari shift register dengan pola bit data tertentu. Proses pembentukan data adalah dengan cara memasukkan konstanta ke bus input dari shift register. Kemudian nilai-nilai yang masuk ke shift register ini digeser. Output pada bus tertinggi diumpanbalikkan ke input pada bus terendah. Output dari bus tertinggi setelah diumpanbalikkan ini merupakan *data informasi*. Seperti ditunjukkan pada blok diagram berikut:



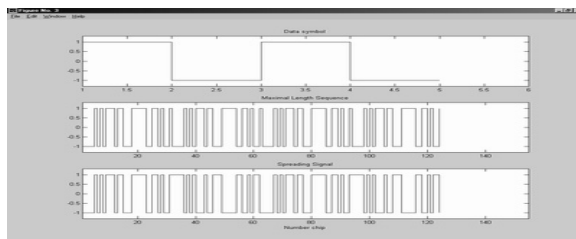
(a)



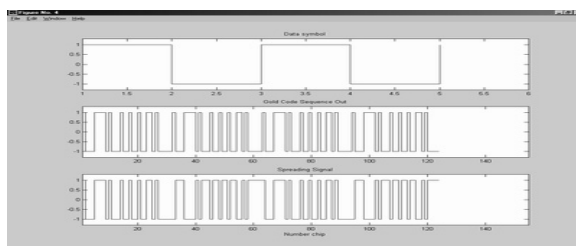
(b)

**GAMBAR 4.** Simulasi Kode Max-Length 52 (a) dan Gold 52-5432 (b) pada Matlab 5.3

2. Sinyal spreading



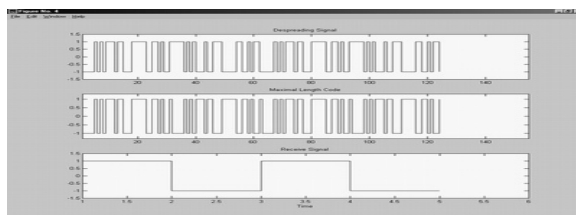
(a)

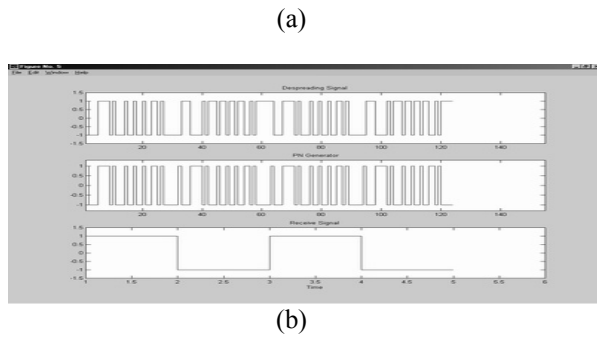


(b)

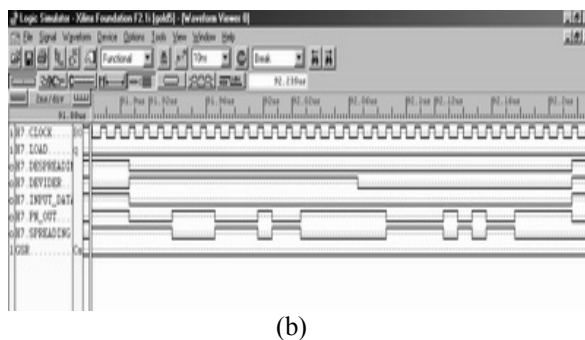
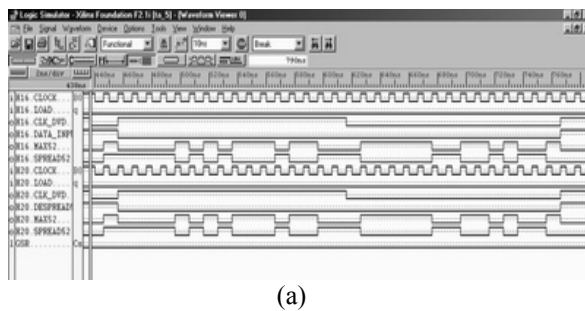
**GAMBAR 5.** Simulasi sinyal Spreading Kode Max-Length 52 (a) dan Gold 52-5432 (b) pada Matlab

3. Sinyal dispreading

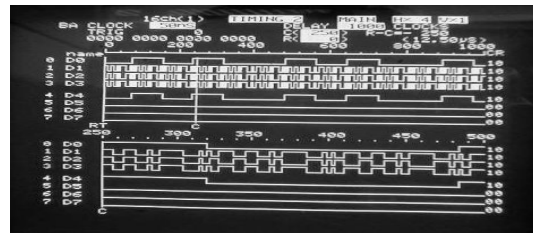
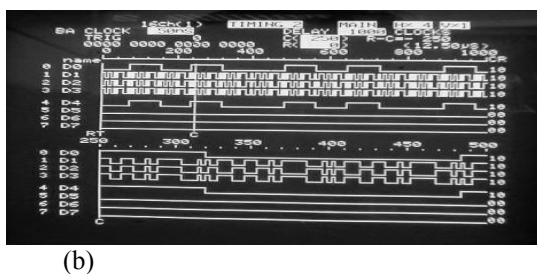




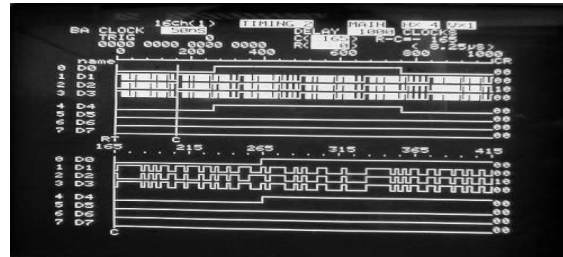
**GAMBAR 6.** Simulasi sinyal Despreading Kode Max-Length 52 (a) dan Gold 52-5432 (b) pada Matlab



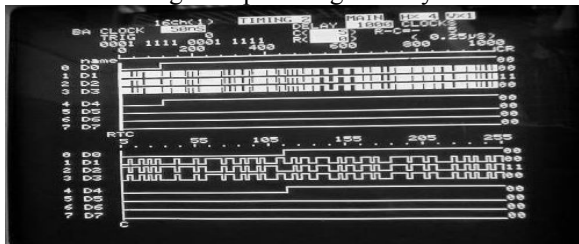
**GAMBAR 7.** Simulasi sinyal Spreading-Despreading Kode Max-Length 52 (a) dan Gold 52-5432 (b) pada Xilinx



**GAMBAR 8.** Hasil Pengujian sinyal Spreading Kode Max-Length 52 (a) dan Gold 52-5432 (b) pada Logic Analyzer



**GAMBAR 9.** Hasil Pengujian sinyal Spreading Kode Max-Length 71 pada Logic Analyzer



**GAMBAR 10.** Hasil Pengujian sinyal Spreading Kode Max-Length 92 pada Logic Analyzer

Berdasarkan data gambar yang didapatkan dari perbandingan antara hasil simulasi Matlab, Xilinx Foundation dan hasil pengujian pada Logic Analyzer diatas dapat diambil beberapa analisa antara lain bahwa:

1. Semakin besar jumlah shift register maka kode Pseudonoise yang dihasilkan semakin banyak.
2. Dengan semakin banyaknya kode Pseudonoise yang dihasilkan maka data hasil Spreading semakin sulit untuk dikenali karena semakin panjang.
3. Sedikit perbedaan antara hasil dari Logic Analyzer dengan program simulasi hanyalah karena proses Load dari keduanya yang berbeda.

## 5. KESIMPULAN

Berdasarkan analisa dan percobaan maka dapat dibuat kesimpulan bahwa :

- Parameter yang penting dalam pembangkitan kode Pseudonoise baik Max-Length maupun Gold adalah pemilihan pasangan tap (Feedback Tap). Hal ini dikarenakan tidak semua pasangan kode (tap) memiliki hasil output kode PN yang bagus berdasarkan parameter korelasinya.
- Pada penelitian ini digunakan laju PN = 8 M Hz dan laju data 250 k Hz, setelah proses spreading, diperoleh laju data despsreading 250 k Hz, artinya data tidak mengalami perubahan baik pergeseran maupun bentuk datanya karena data yang diterima sama dengan data yang dikirim.
- Shift register yang digunakan 5, pada hasil pengukuran diperoleh 32 chip code berarti setiap bit data tercacah sebanyak 32 chip code. Semakin banyak register digunakan semakin banyak bit data tercacah dan hasilnya semakin baik, karena data semakin sulit dikenali.

- [8] Rhyka Ava D.W dan Alfian Mubarak. "Implementasi FPGA (Field Programmable Gate Array) Pada Spreading dan Despsreading serta analisa Interferensi Pada Kanal", *PENS-ITS*, 2004.

## PUSTAKA

- [1] David Pellerin and Douglas Taylor, VHDL Made Easy , Prentice Hall Upper Sadle River, New Jersey , 1998..
- [2] David Van den Bout, The Practical Xilinx Designer LapBook, Version, Prentice Hall Upper Sadle River, New Jersey , 2006.
- [3] J.G. Proakis, Digital Communication, 3<sup>th</sup> edition, Mc Graw-Hill Book Company, New York, 1989.
- [4] Nonot Harsono, Budi Aswoyo, Okkie Puspitorini, Arifin, Reni Sulistyowati; Komunikasi Terapan 2,; PENS-ITS; 2000.
- [5] Yu-Chin Hsu, dkk. VHDL Modeling For Digital Design Synthesis, Kluwer Academic Publishers, 1995
- [6] Ronald JT, Neal SW, Gregory LM. "Digital Systems", 9<sup>th</sup> Edition, 2003.
- [7] Robert C. Dixon, Spread Spectrum System With Commercial Application, third edition, John Wiley and Sons, New York, 1994.